

16 位、8 通道、500 KSPS、SAR ADC

1 特性

- 16 位分辨率，无失码
- 8 通道多路复用器，可选择输入
 - 单端
 - 差分（相对 GND）
 - 伪差分
- 吞吐率
 - 250 kSPS(GD30AD3382-I02)
 - 500 kSPS(GD30AD3382-I05)
- INL：典型 ± 0.5 LSB，最大 ± 1.5 LSB（ ± 23 ppm 或 FSR）
- 动态范围：93.3 dB
- SINAD：91.5 dB@20 kHz
- THD：97 dB@20 kHz
- 模拟输入范围：0V - VREF，VREF 可到 VDD
- 多种参考电压类型
 - 内部 4.096 V
 - 外部缓冲（最高 4.096 V）
 - 外接（最高 VDD）
- 内部温度传感器
- 通道序列器，可选单端滤波器，流水线无延迟 Busy 指示，SAR 结构
- 单电源 5 V
 - 1.8 V 至 5 V 逻辑接口
- 串行接口兼容 SPI，MICROWIRE，QSPI，DSP
- 功耗
 - 26 mW@ 500 kSPS
 - 5.2 μ W@ 100 SPS
- 待机电流：50 nA
- 20 引脚 4 mm × 4 mm QFN 封装

2 应用

- 电池供电设备医疗仪器：ECG / EKG
- 移动通信：GPS
- 个人数字助理电力线监测数据采集
- 地震数据采集系统仪器仪表
- 过程控制

3 概述

GD30AD3382 是一款 8 通道、16 位、电荷再分配逐次近似寄存器（SAR）模拟数字转换器（ADC），由单一电源 VDD 供电。GD30AD3382 包含用于多通道、低功耗数据采集系统的所有组件，包括无失码的真 16 bit SAR ADC；8 通道低串扰多路复用器，用于配置输入为单端（参考或不参考 GND）、差分或双极输入；一个内部 4.096 V 低漂移参考源以及输出缓冲器和温度传感器；可选单极滤波器；以及按通道顺序连续扫描的序列器。

GD30AD3382 使用一个简单的串口接口（SPI）来写入配置寄存器和接收转换结果。SPI 接口使用一个单独的电源 VIO，同主机端口电源。功耗随吞吐率的大小而变化。

GD30AD3382 封装为 20 引脚的 QFN，工作温度范围为 -40°C 至 +125°C。

产品信息¹

料号	封装类型	尺寸
GD30AD3382	QFN20	4.00mm x 4.00mm

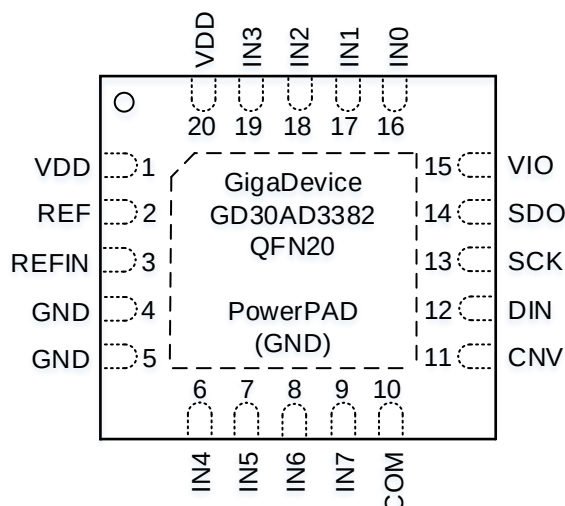
1. 封装详细内容请查看[封装信息](#)章节。

目录

1	特性	1
2	应用	1
3	概述	1
	目录	2
4	引脚配置及功能描述	3
4.1	QFN20 引脚分配	3
4.2	QFN20 引脚描述	3
5	参数信息	5
5.1	绝对最大额定值	5
5.2	热阻	5
5.3	电气规格	5
5.4	时序规格	8
5.5	典型性能特征	10
6	功能描述	13
6.1	模块框图	13
6.2	工作原理	14
6.3	多电源典型应用图	15
6.4	电压基准输出/输入	18
7	数字接口	20
7.1	转换时读/写，快速主机	20
7.2	转换后读取/写入	20
7.3	转换期间读写	20
7.4	配置寄存器 CFG	21
7.5	通用时序，无繁忙指示	22
7.6	通用时序，有繁忙指示	23
7.7	跨越转换读写，无繁忙指示	24
7.8	跨越转换读写，有繁忙指示	25
7.9	通道序列器	26
8	应用信息	28
8.1	布局	28
9	封装信息	29
9.1	外型尺寸	29
10	订购指南	31
11	版本历史	32

4 引脚配置及功能描述

4.1 QFN20 引脚分配



4.2 QFN20 引脚描述

引脚		类型 ¹	描述
名称	编号		
VDD	1, 20	P	电源电压。额定 4.5 到 5.5V，必须并联 10 μ F 和 100 nF 去耦电容。
REF	2	AI / O	参考源输入/输出，详见 电压基准输出/输入 章节。当内部参考源使能，REF 引脚输出 4.096V 内部参考源电压。当内部参考源不使能，使能参考源输出缓冲器，REF 引脚作为缓冲器的输出，输出 REFIN 引脚上的电压（最大 VDD-0.5V），该配置在低成本、低功耗场景十分有用。如需提高温度漂移特性，可将 REF 引脚直接连接精准的参考源（0.5V 到 VDD）。任何模式下，REF 引脚都需要并联 10 μ F 去耦电容，并尽可能靠近 REF 引脚。详见 参考源去耦电容 章节。
REFIN	3	AI / O	内部参考源输出/参考源缓冲器输入。当使能内部参考源，REFIN 引脚输出未经过参考源输出缓冲器的参考源电压，需并联 0.1 μ F 去耦电容。
GND	4, 5	P	电源地。
IN4 至 IN7	6 至 9	AI	模式输入通道 4 至 7。
COM	10	AI	共模电压通道输入。所有输入通道 IN[7:0]都可以相对于共模电压 0V 或 VREF/2 V。
CNV	11	DI	转换的输入。在上升边缘，CNV 启动转换。转换过程中，如果保持 CNV 高，使能 busy 指示。
DIN	12	DI	数据输入。作为 14-bit 的配置寄存器值输入引脚。配置寄存器可以在转换期间和转换后写入。
SCK	13	DI	串行数据时钟输入。

引脚		类型 ¹	描述
名称	编号		
SDO	14	DO	串行数据输出。转换结果输出在这个引脚上，并与 SCK 同步。单端模式转换结果为二进制码，差分模式转换结果为二进制补码。
VIO	15	P	输入/输出接口数字电源电压。通常和主机结构电压一致（1.8V、2.5V、3V 或者 5V）。
IN0 至 IN3	16 至 19	AI	模拟输入通道 0 至 3。
EPAD	21	P	内部没有连接。为了增加焊点的可靠性，它是建议将焊盘与 GND 平面对接。

1. AI = 模拟输入，AI/O = 模拟输入/输出，DI = 数字输入，DO = 数字输出，P = 电源。

5 参数信息

5.1 绝对最大额定值

参数	额定值
INx, ¹ COM ¹	GND-0.3 V 至 VDD+0.3 V 或 VDD±130 mA
REF, REFIN	GND-0.3 V 至 VDD+0.3 V
VDD, VIO 到 GND	-0.3 V 至 +7 V
从 VDD 到 VIO	±7 V
DIN、CNV、SCK 至 GND	-0.3 V 至 VIO+0.3 V
SDO 到 GND	-0.3 V 至 VIO+0.3 V
存储温度范围	-65°C 至 +150°C
结温	150°C
人体模型 (HBM)	1500 V
机器放电模式(MM)	200 V
场致充电模型 (CDM)	1500 V

1. 参见[输入配置](#)部分。

5.2 热阻

封装	θ_{JA} ¹	θ_{JC} ¹	单位
QFN20	46.8	0.7	°C/W

1. 测试条件热阻抗模拟值基于使用 2S2P JEDEC PCB。

5.3 电气规格

VDD = 4.5 V 至 5.5 V, VREF = 4.096 到 VDD, VIO = 1.8 V 到 VDD, 所有规格覆盖 -40°C 至 +105°C, 除非另有说明。

参数	测试条件	最小值	典型值	最大值	单位
分辨率		16			Bits
模拟输入					
电压范围	单端模式	0		+VREF	V
	差分模式	-VREF/2		+VREF/2	V
绝对输入电压	正输入, 单端和差分模式	-0.1		VREF + 0.1	V
	负输入或 COM 输入, 单端模式	-0.1		+0.1	V
	负输入或 COM 输入, 差分模式	VREF/2-0.1	VREF/2	VREF/2+0.1	V
模拟输入 CMRR	$f_{in} = 250$ kHz		68		dB
输入漏电流 25°C	采样阶段		1		nA
吞吐率					
全带宽 ²		0		500	kSPS
1/4 带宽 ²		0		125	kSPS

电气规格（接上一页）

VDD = 4.5 V 至 5.5 V, VREF = 4.096 到 VDD, VIO= 1.8 V 到 VDD, 所有规格覆盖-40°C 至+105°C, 除非另有说明。

参数	测试条件	最小值	典型值	最大值	单位
精度					
无失码		16			Bits
积分线性误差		-2	±0.5	+1	LSB ³
微分非线性		-0.5	±0.25	+0.5	LSB
增益误差		-10	±1	+10	LSB
增益误差失配		-2	±1	+2	LSB
增益误差温度漂移			±0.3		ppm/°C
失调误差	All modes	-8	±1	+8	LSB
失调误差失配		-2	±1	+2	LSB
失调误差温度漂移			±0.3		ppm/°C
电源灵敏度	VDD = 5 V ± 5 %		±1.5		LSB
交流特性					
动态范围			93		dB ⁴
信噪比	f _{IN} = 1 kHz, VREF= 5 V	91	92		dB
	f _{IN} = 1 kHz, VREF= 4.096 V 内部 REF	89	91		dB
信噪失真比					
信噪失真比	f _{IN} = 1 kHz, VREF= 5 V	90	91.5		dB
	f _{IN} = 1 kHz, VREF= 4.096 V 内部 REF	88	90.5		dB
总谐波失真	f _{IN} = 1 kHz		-110		dB
无杂散动态范围	f _{IN} = 1 kHz		110		dB
通道串扰	f _{IN} =100kHz 相邻通道		-120		dB
内部参考源					
REF 输出电压	at 25°C	4.090	4.096	4.102	V
REFIN 输出电压	at 25°C		2.3		V
REF 输出电流			±300		μA
温度漂移			±5		ppm/°C
长期漂移	1000 小时		50		ppm
上电建立时间	CREF = 10 μF		5		ms
外部参考源					
电压范围	REF 输入	2.4		VDD+0.3	V
	REFIN 输入(缓冲)	2.4		VDD-0.2	V
输入电流	500 kSPS, REF= 5V		100		μA
温度传感器					
输出电压 ⁵	at 25°C		300		mV

电气规格（接上一页）

VDD = 4.5 V 至 5.5 V, VREF = 4.096 到 VDD, VIO = 1.8 V 到 VDD, 所有规格覆盖 -40°C 至 +105°C, 除非另有说明。

参数	测试条件	最小值	典型值	最大值	单位
温度灵敏度			1		mV/°C
数字输入					
V _{IL}		-0.3		+0.3×VIO	V
V _{IH}		0.7×VIO		VIO+0.3	V
I _{IL}		-1		+1	μA
I _{IH}		-1		+1	μA
数字输出					
V _{OL}	I _{SINK} = +500 μA			0.4	V
V _{OH}	I _{SOURCE} = -500 μA	VIO-0.3			V
电源					
VDD	性能保证	4.5		5.5	V
VIO	性能保证	1.8		VDD+0.3	V
待机电流 ^{9,10}	在 25°C 下, VDD 和 VIO = 5 V		50		nA
功耗	VDD = 5 V, 100 kSPS		5.2		μW
	VDD = 5 V, 500 kSPS		14.5	18	mW
	VDD = 5 V, 500 kSPS, 内部参考		16.5	21	mW
温度范围					
性能保证	T _{MIN} to T _{MAX}	-40		+125	°C

1. 参见模拟输入部分。
2. 带宽由配置寄存器设置。
3. LSB 表示最小有效位。当输入电压为 5V 时, 1 个 LSB = 76.3μV。
4. 除非另有规定, 所有以分贝表示的规格均参考满量程输入 FSR, 并在比满量程低 0.5 dB 的输入信号下进行测试。
5. 这是内部基准源的输出。
6. 内部输出电压送至特定的多路复用器输入端。
7. 单端模式: 串行 16 位二进制码。差分模式: 串行 16 位补码。
8. 转换完成后立即可获得转换结果。
9. 所有数字输入根据需要强制为 VIO 或 GND。
10. 在采样阶段。

5.4 时序规格

5.4.1 通用时序规格

VDD = 4.5 V 至 5.5 V, VREF = 4.096 到 VDD, VIO= 1.8 V 到 VDD, 所有规格 T_{MIN} 到 T_{MAX}, 除非另有说明。

参数 ¹	描述	最小值	典型值	最大值	单位
t _{CONV}	转换时间: CNV Rising Edge to Data Available			1.55	μs
t _{ACQ}	数据采集时间	450			ns
t _{CYC}	转换 ² 之间的时间	2			μs
t _{CNVH}	CNV 脉冲宽度	10			ns
t _{DATA}	转换时数据写/读			1.2	μs
t _{SCK}	SCK 周期	t _{DSO} + 2			ns
t _{SCKL}	SCK 低时间	11			ns
t _{SCKH}	SCK 高时间	11			ns
t _{HSO}	SCK 下降边缘到数据有效	4			ns
t _{DSO}	SCK 下降边缘到数据有效延迟				
	VIO 在 4.5 V 以上			16	ns
	VIO 高于 3 V			17	ns
	VIO 高于 2.7 V			18	ns
	VIO 高于 2.3 V			21	ns
	VIO 高于 1.8 V			28	ns
t _{EN}	CNV Low to SDO D15 MSB 有效				
	VIO 在 4.5 V 以上			15	ns
	VIO 高于 3 V			17	ns
	VIO 高于 2.7 V			18	ns
	VIO 高于 2.3 V			22	ns
	VIO 高于 1.8 V			25	ns
t _{DIS}	CNV 高或最后 SCK 下降边缘到 SDO 高阻抗			32	ns
t _{CLSCK}	CNV Low to SCK Rising Edge	10			ns
t _{QUIET}	最后的 SCK 下降边缘到 CNV 上升边缘延迟	40			ns
t _{SDIN}	DIN 有效设置时间从 SCK 上升边缘	5			ns
t _{HDIN}	DIN 从 SCK 上升边缘的有效保持时间	5			ns

1. 加载条件见图 1 和图 2。

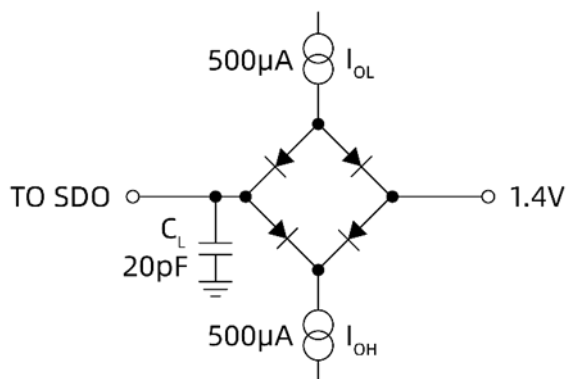


图 1. 数字接口定时的负载电路

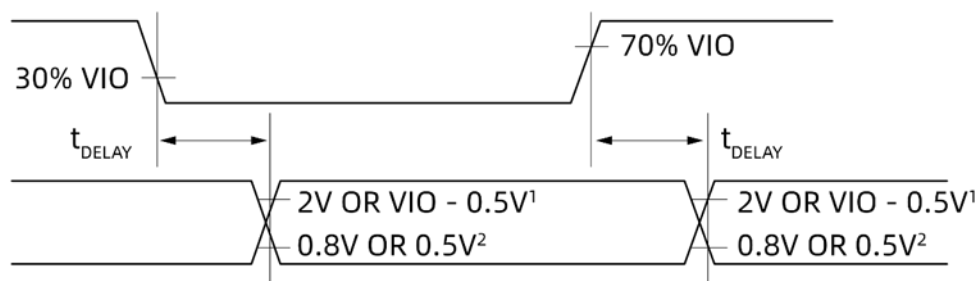


图 2. Voltage Levels for Timing Rev.G

1. VIO 高于 2.5V 时为 2V，VIO 低于 2.5V 时为 0.5V。
2. VIO 高于 2.5V 为 0.8V，VIO 低于 2.5V 为 0.5V。

5.5 典型性能特征

除非另有说明， $V_{REF} = 5\text{ V}$ ， $V_{DD} = 5\text{ V}$ ， $V_{IO} = V_{DD}$ 。

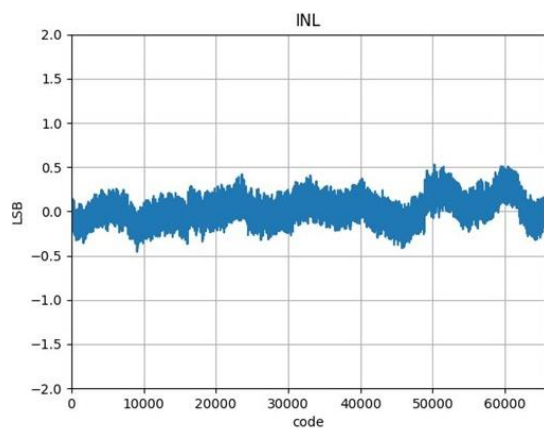


图 3. INL vs. Code($V_{DD}=5\text{V}$, $V_{REF}=\text{内部 } 4.096\text{V}$)

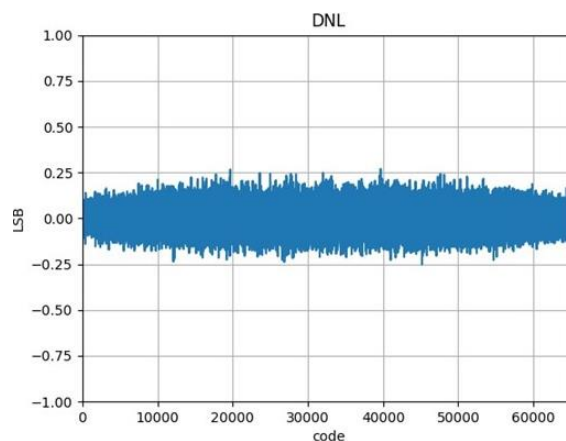


图 4. DNL vs. Code($V_{DD}=5\text{V}$, $V_{REF}=\text{内部 } 4.096\text{V}$)

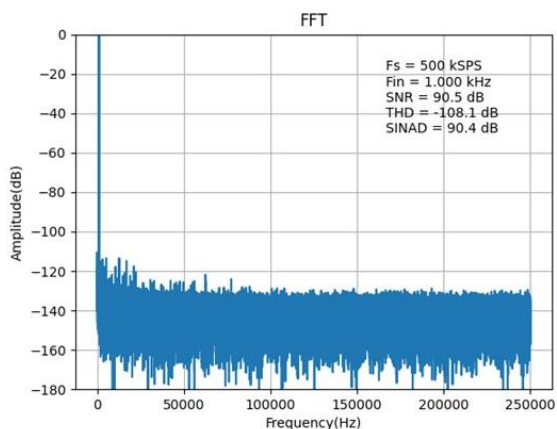


图 5. FFT($V_{DD}=5\text{V}$, $V_{REF}=\text{内部 } 4.096\text{V}$)

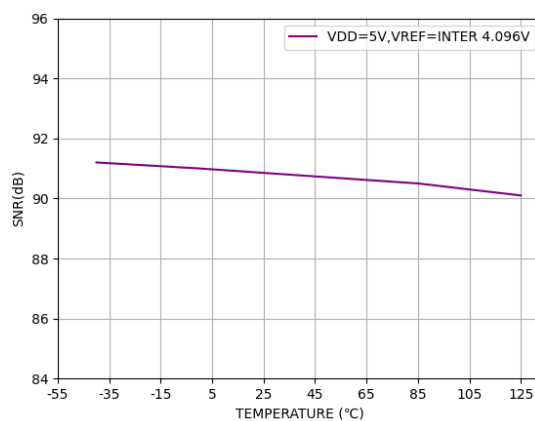


图 6. SNR vs. Temperature

典型性能特征（接上一页）

除非另有说明， $V_{REF} = 5\text{ V}$ ， $V_{DD} = 5\text{ V}$ ， $V_{IO} = V_{DD}$ 。

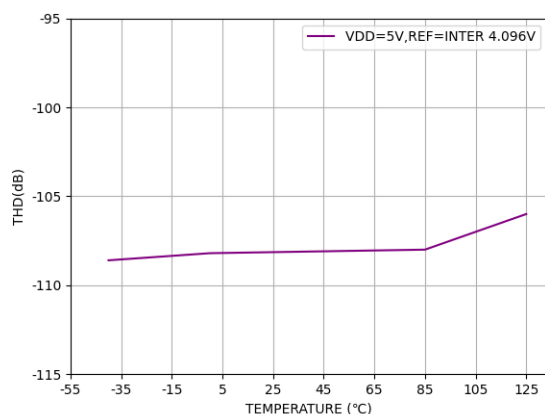


图 7. THD vs. Temperature

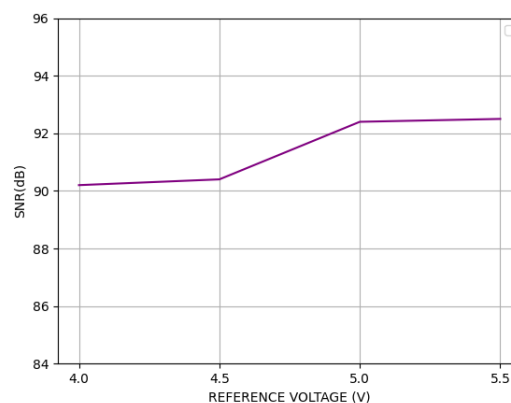


图 8. SNR vs. Reference Voltage

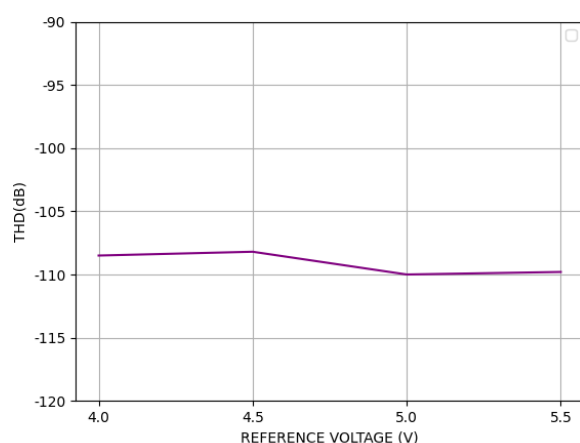


图 9. THD vs. Reference Voltage

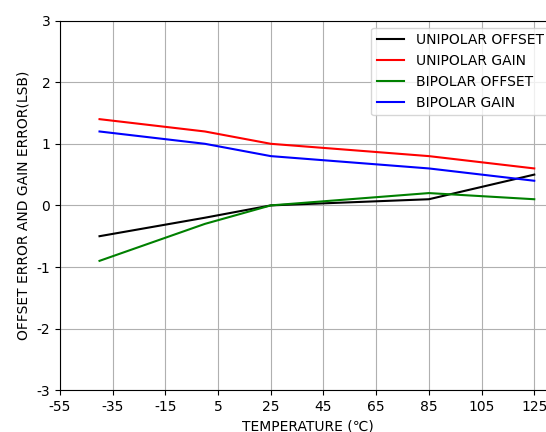


图 10. Offset and Gain Errors vs. Temperature

典型性能特征（接上一页）

除非另有说明， $V_{REF} = 5\text{ V}$ ， $V_{DD} = 5\text{ V}$ ， $V_{IO} = V_{DD}$ 。

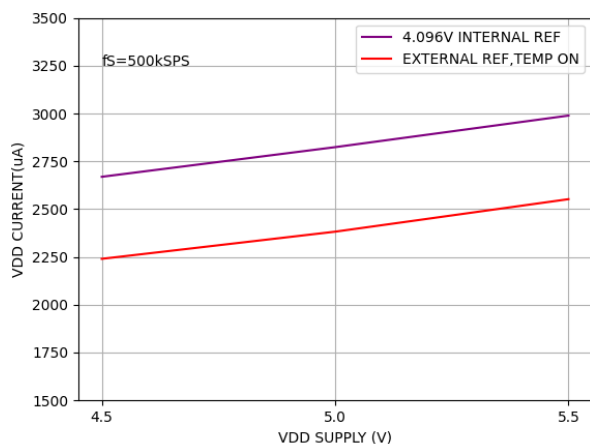


图 11. Operating Currents vs. VDD Supply

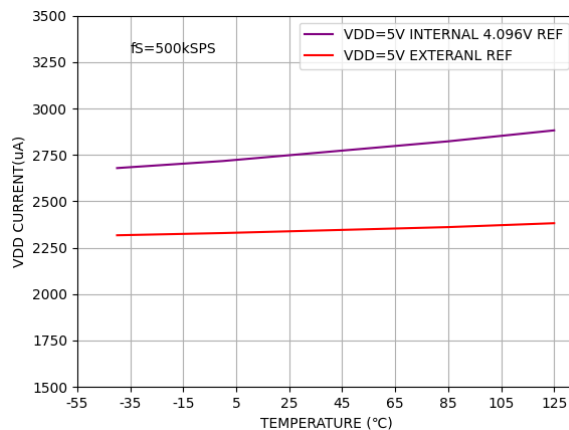


图 12. Operating Currents vs. Temperature

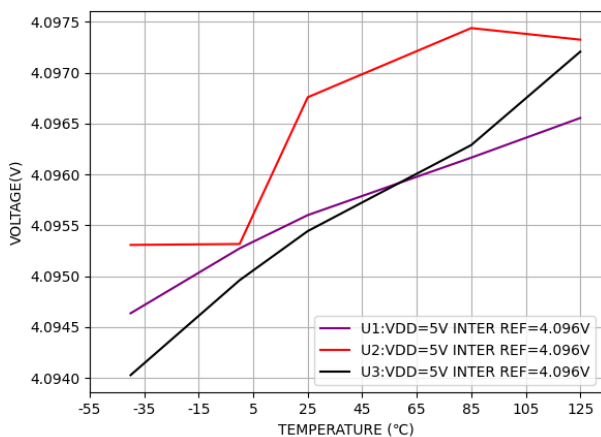


图 13. Internal Reference Output Voltage vs. Temperature

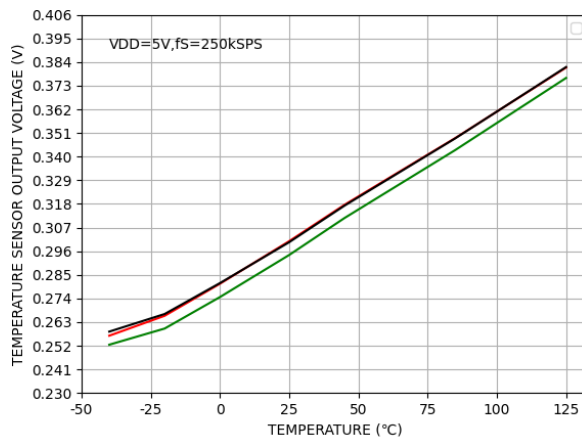


图 14. Temperature Sensor Output Voltage vs. Temperature

6 功能描述

6.1 模块框图

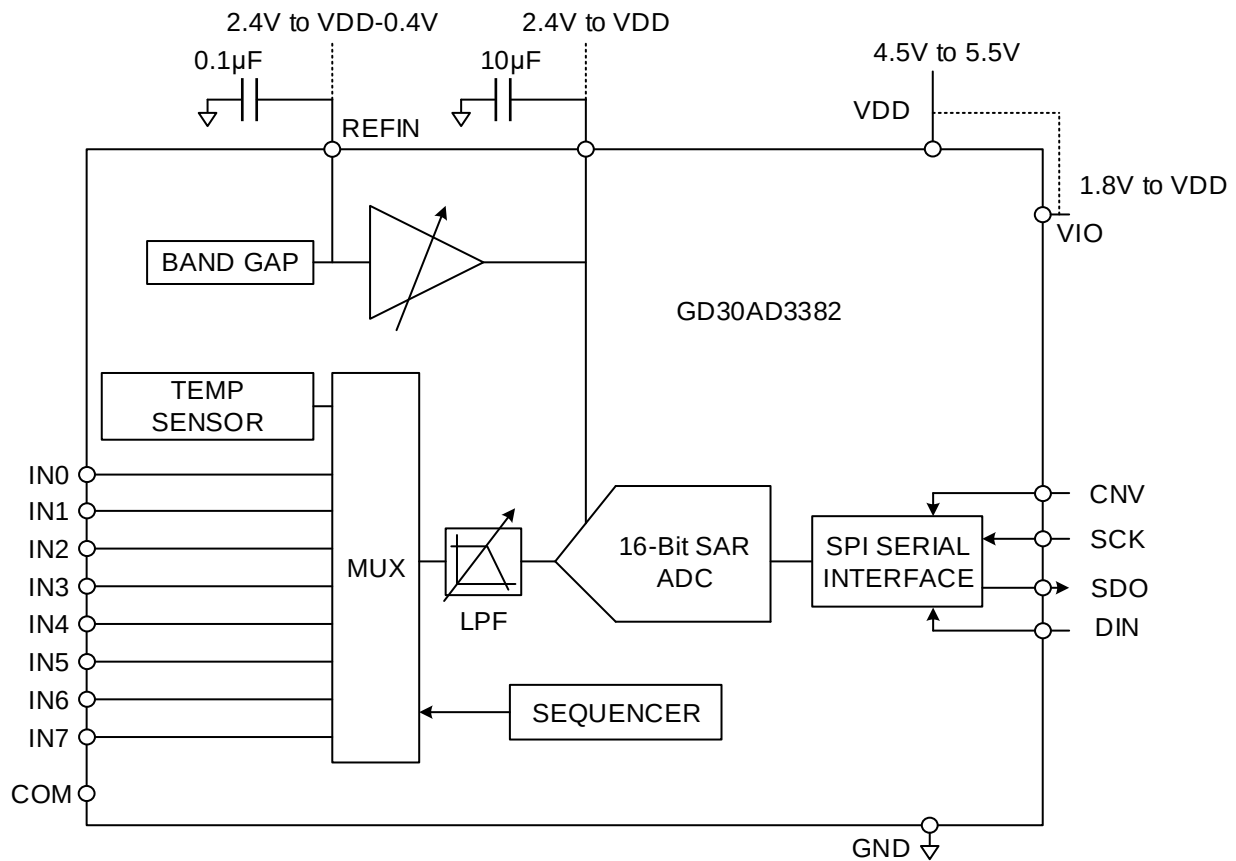


图 15. GD30AD3382 结构框图

6.2 工作原理

6.2.1 概述

GD30AD3382 是一个 8 通道、16 位、电荷重新分配的逐次近似寄存器(SAR)模数转换器(ADC)。它能够每秒转换 50 万个样本(500 kSPS)，并可在转换之间关闭电源。例如，当使用外部参考源，转换速率为 1 kSPS 时，它通常消耗 52 μ W，非常适合电池供电的应用。

该 GD30AD3382 包含了用于多通道、低功耗数据采集系统的所有组合，包括：

- 16 位 SAR ADC，无失码
- 8 通道低串扰多路复用器
- 内部低漂移参考源和输出缓冲器
- 温度传感器
- 可选单级滤波器
- 通道序列器

这些组件通过 SPI 配置 14 位寄存器。转换结果也可以通过 SPI 在转换后或转换期间通过回读配置选项读取。

6.2.2 传输函数

输入配置为单端模式(单端，COM 参考 GND，或差分的 INx-相对于 GND)，数据输出是二进制的。

输入配置差分模式(COM = $V_{REF}/2$ 或与差分的 INx- = $V_{REF}/2$)，则数据输出为二进制补码。

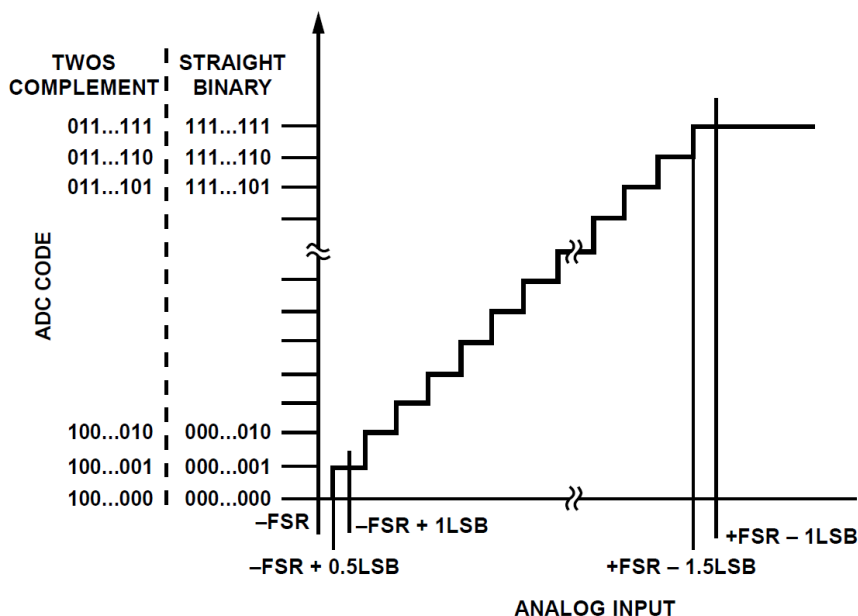


图 16. ADC 理想传递函数

表 1. 输出代码和理想输入电压

描述	单端模拟输入 ¹ VRFE = 4.096V	数字输出码 (Straight Binary Hex)	差分模拟输入 ² VREF = 4.096V	数字输出码 (Twos Complement Hex)
FSR-1 LSB	4.095938 V	0 xFFFF ³	2.047938 V	0 x7FFF ³
Midscale + 1 LSB	2.048063 V	0 x8001	62.5 μ V	0 x0001
Midscale	2.048 V	0 x8000	0 v	0 x0000
Midscale-1 LSB	2.047938 V	0 x7FFF	-62.5 μ V	0 xFFFF ⁴
-FSR + 1 LSB	62.5 μ V	0 x0001	-2.047938 V	0 x8001
-FSR	0 v	0 x0000 ³	-2.048 V	0 x8000

1. COM 或 INx-= 0v 或所有 INx 参考 GND。
2. 使用 COM 或 INx-= VREF/ 2。
3. 这也是一个高于模拟输入((INx+)-(INx-), 或以上 V 的 COM, (REF -VGND)。
4. 这也是低于模拟输入((INx+)-(INx-)或 COM, 低于 GND)。

6.3 多电源典型应用图

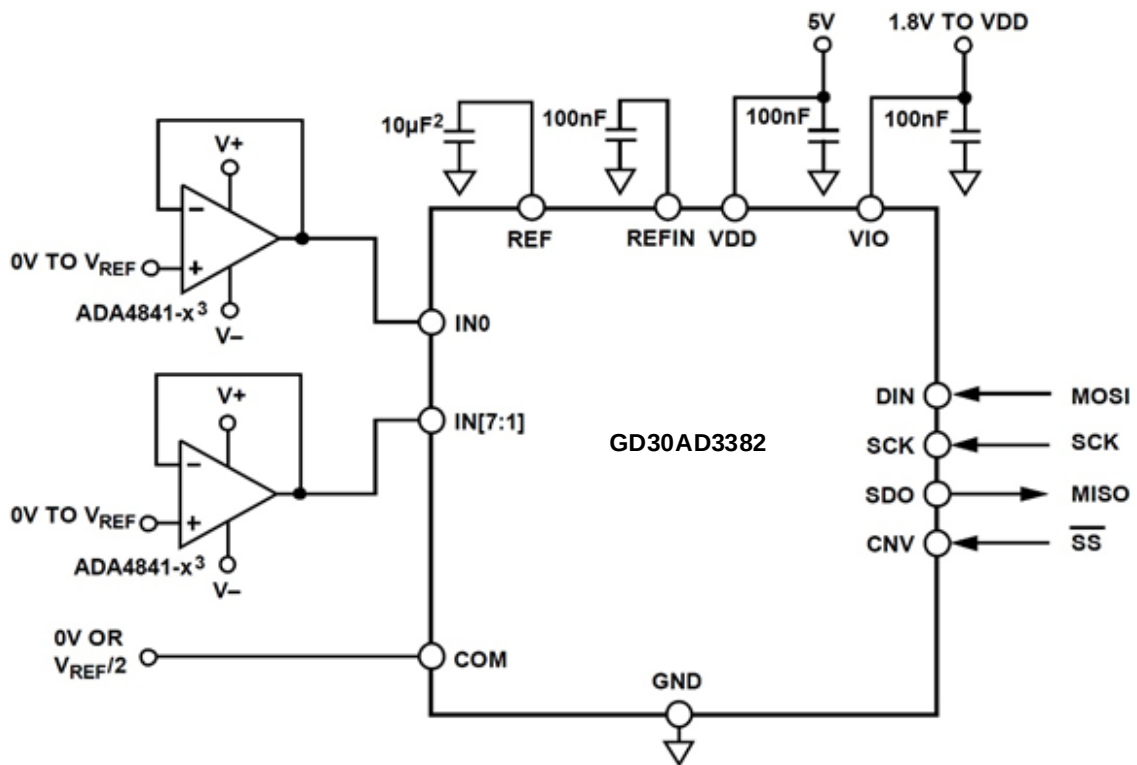


图 17. 多电源典型应用图

1. 内部参考源模式，详见 [电压基准输出/输入](#) 选择。
2. Cref 通常是 10 μ F 的陶瓷电容器(X5R)。
3. 有关配置和读取转换数据，请参阅 [数字接口](#) 部分。

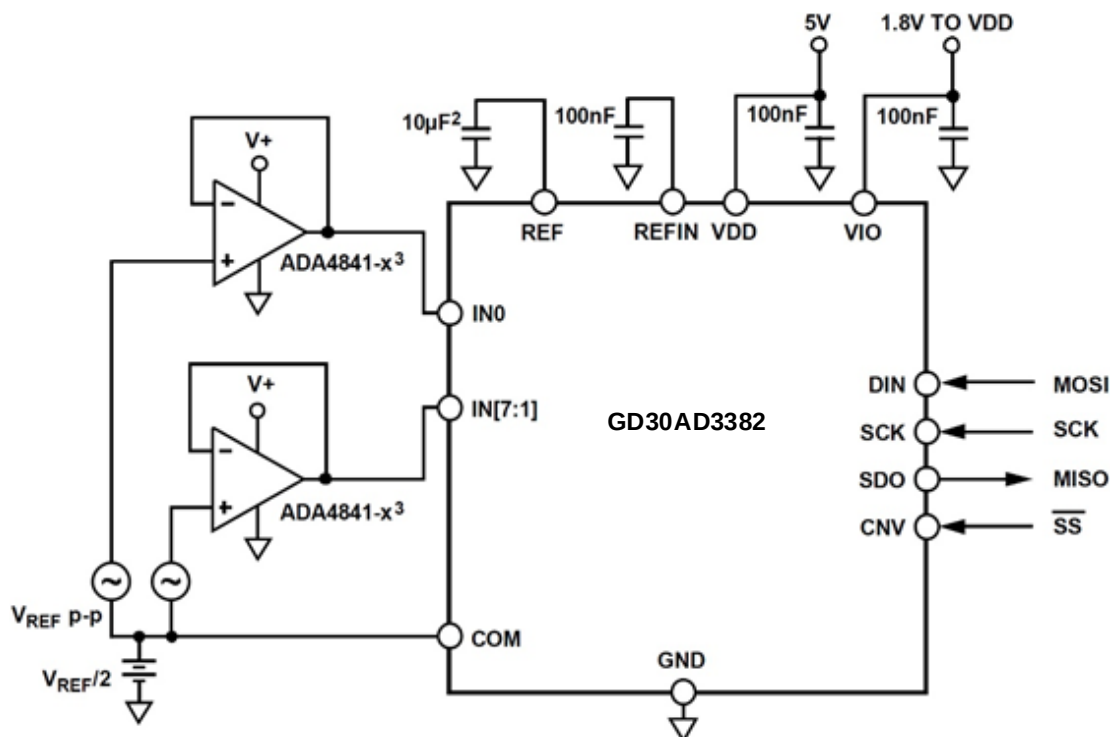


图 18. 使用差分输入的典型应用图

1. 内部参考源模式，详见 [电压基准输出/输入](#) 选择
2. Cref 通常是 10 μF 的陶瓷电容器(X5R)。
3. 有关配置和读取转换数据，请参阅 [数字接口](#) 部分。

6.3.1 单端或差分

图 17 显示了在有多电源可用时，GD30AD3382 的推荐连接图的示例。

6.3.2 差分单电源

图 18 显示了一个差分输入的系统示例，该系统使能内部参考源采用单电源供电(可选的不同 VIO 电源)。当放大器/信号调理电路远程定位并存在一些共模时，该电路也很有用。请注意，对于任何输入配置，INx 输入都是单端的，总是参考 GND(即使在差分范围内也没有负电压)。

对于这种电路，可以使用轨对轨输入/输出放大器。但是，必须注意并考虑偏置电压与输入共模范围($1 \text{ LSB} = 62.5 \mu\text{V}$ 与 $V_{\text{REF}} = 4.096 \text{ V}$)。当使用差分输入配置时，转换结果为双补码格式。

6.3.3 输入配置

图 19 显示了用配置寄存器(CFG[12:10])配置模拟输入的不同方法。详细信息请参考 [配置寄存器 CFG](#) 部分。

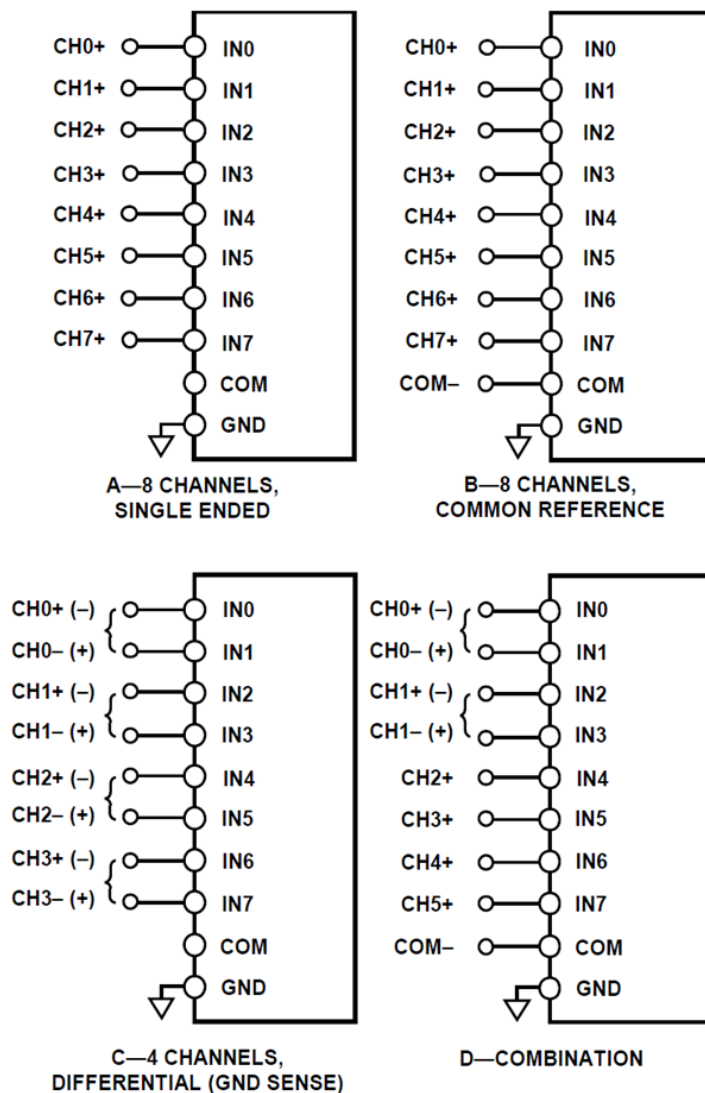


图 19. 多路复用模拟输入配置

GD30AD3382 模拟输入可以配置为单端或伪差分模式，这意味着 GD30AD3382 的正输入引脚可以接受 0 V 到 VREF 之间的信号，其负输入(或 COM)引脚必须始终参考地或固定的直流电压 $VREF/2$ ，如下所示：

- 图 19 中的配置 A：单端相对与系统地；CFG[12:10] = 111。
- 图 19 中的配置 B：具有共同参考点的差分输入；COM = $VREF/2$ ；CFG[12:10] = 010。差分相对与 COM，COM 连接 GND；CFG[12:10] = 110。
- 图 19 中的配置 C：差分输入 IN_x -相对 $VREF/2$ ；CFG[12:10] = 00X。差分输入 IN_x -参考 GND；CFG[12:10] = 10X。在这个配置中， IN_x +由 CFG[9:7]配置。例如，对于 $IN_0 = IN_1+$ ， $IN_1 = IN_1-$ ，CFG[9:7] = 000；对于 $IN_1 = IN_1+$ 和 $IN_0 = IN_1-$ ，CFG[9:7] = 001。
- 图 19 中的配置 D：输入配置为上述任何组合(表明 GD30AD3382 可以动态配置)。

6.3.4 序列器

GD30AD3382 包括一个通道序列器，可用于以 IN_0 到 $IN_7[0]$ 的方式扫描通道。确定序列的最后一个通道后，以逐个或成对方式扫描通道，包括或不包括温度传感器。

序列器从 IN_0 开始，以 CFG[9:7]所设置的 $IN_7[0]$ 结束。对于成对通道，通道配对取决于 CFG[9:7]中设置的最后一

个通道。请注意，通道对始终以 $IN(\text{偶数}) = INx+$ 和 $IN(\text{奇数}) = INx-$ 的方式配对，无论 $CFG[7]$ 为何内容。

若要使能序列器，可写入 $CFG[2:1]$ 使其初始化。 $CFG[13:0]$ 更新后，在读出数据(至少读出位 13)时 DIN 必须处于低电平，否则 CFG 寄存器会再次开始更新。

以序列方式工作时，可通过将 $2'b01$ 写入 $CFG[2:1]$ 改变 CFG 寄存器内容。然而，如果更改 $CFG[11]$ (成对或单个通道)或 $CFG[9:7]$ (序列中的最后一个通道)，序列将重新初始化，并在 CFG 更新后转换 $IN0$ (或 $IN1$)。

6.3.5 示例

$Bit[13]$, $Bits[6:3]$ 和 $Bit 0$ 被配置为输入和序列器模式。

作为第一个例子，参考 $COM = GND$ ，扫描所有 $IN[7:0]$ 和温度传感器。

表 2.

13	12	11	10	9	8	7	6	5	4	3	2	1	0
CFG	INCC			INx			BW	REF			SEQ		RB
	1	1	0	1	1	1					1	0	

作为第二个例子，扫描三个配对的通道，没有温度传感器，并参考 $VREF/2$ 。

表 3.

13	12	11	10	9	8	7	6	5	4	3	2	1	0
CFG	INCC			INx			BW	REF			SEQ		RB
	0	0	X ¹	1	0	X ¹					1	1	

1. X 的意思是不在乎。

6.4 电压基准输出/输入

GD30AD3382 允许选择极低温度漂移的内部电压参考源，外部参考源，或外部缓冲参考源。

GD30AD3382 的内部参考源提供了出色的性能，几乎可以用于所有应用程序。

6.4.1 内部参考源/温度传感器

内部参考值可设置为 4.096 V 输出，详见表 4。在内部基准使能的情况下，带隙基准电压在 $REFIN$ 引脚上输出，需要外部并联 0.1 μF 电容。

使能内部参考同时内部温度传感器同步使能，它测量 GD30AD3382 的内部温度，因此对执行系统校准很有用。对于需要使用温度传感器的应用程序，内部参考源必须是使能的(在这种情况下可以禁用内部参考源缓冲器)。注意，当使用温度传感器时，输出是单端输入转换模式，转换结果为二进制码，因为参考电压是 GD30AD3382 GND 引脚。GD30AD3382 温度传感器的电压可以看作是正常的模拟输入；因此，表示它的转换结果代码计算表示为温度传感器代码 = 温度传感器电压 $\times$ (参考电压) / ($2^{16}-1$)。其温度传感器输出电压在 25°C 时通常为 283 mV。内部基准源温度可被补偿到 10 mV 以内。内部基准源电压可被修调以提供典型值为 ± 10 ppm/°C 的温度漂移特性。

6.4.2 外部参考和内部缓冲

为了提高温度漂移性能，外部参考源可以与内部缓冲器一起使用。外部参考源输出连接到 $REFIN$ ，通过内部缓冲器后输出在 REF 引脚。外部参考源可以在温度传感器使能或不使能的情况下与内部缓冲器一起使用。寄存器的详细信息请参见表 4。在启用内部缓冲器的情况下，内部缓冲器为单位增益模式，并且限制为 4.096 V 的输入/输出。

内部参考缓冲器在多转换器应用中很有用，因为在这些应用中通常需要缓冲器。由于内部缓冲器提供了驱动

GD30AD3382 SAR 架构所需的性能，因此也可以使用低功耗参考。

6.4.3 参考源去耦电容

无论使用内部或外部参考源，GD30AD3382 电压基准输出/输入(REF 引脚)具有动态输入阻抗，因此需由具有 REF 和 GND 引脚之间存在有效去耦电容的低阻抗源驱动。这种去耦电容取决于电压参考源的选择，但通常由连接到 REF 和 GND 的低 ESR 电容与最小寄生电感组成。当使用内部参考，推荐使用 10 μ F (X5R, 1206 尺寸)陶瓷芯片电容器。

参考源的去耦电容的布局位置对 GD30AD3382 的性能也很重要，如 [布局](#)部分所解释的那样。将去耦电容放置在 ADC 的 REF 引脚的同一侧，并使用较宽的 PCB 走线。GND 还以最短距离连接到参考去耦电容，并通过几个通孔连接到模拟地。

如果需要，可以使用低至 2.2 μ F 的更小的参考源去耦电容值，对性能的影响最小，特别是对 DNL 的影响。

6.4.4 从基准电压源为 ADC 供电

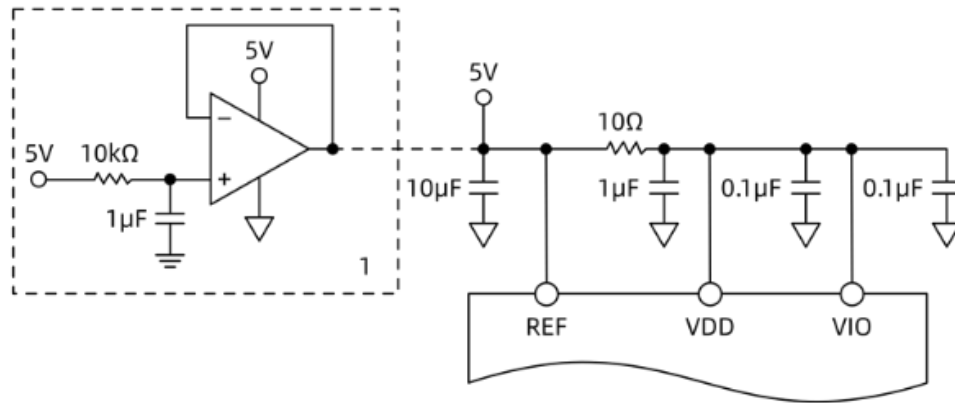


图 20. 应用电路示例

1. REFERENCE 缓冲器和滤波器。

7 数字接口

GD30AD3382 采用简单的 4 线接口，兼容 SPI、MICROWIRE™、QSPI™、数字主机和 DSP。

该接口使用 CNV、DIN、SCK 和 SDO 信号，并允许启动转换的 CNV 独立于回读时间。这在低抖动采样或同步采样应用中很有用。

一个 14 位寄存器，CFG[13:0]，配置 ADC 要转换的通道，参考选择，和其他组件，详细信息在[配置寄存器 CFG](#) 部分。

当 CNV 为低电平时，在采样和转换期间可以发生读/写，详细信息将在下面的部分中介绍。CFG 在前 14 个 SCK 上升沿更新(如果选择忙碌模式，则为 16 条)，在 SCK 的前 15 个(如果选择有繁忙指示模式，则为前 16 个)下降沿依次输出转换结果。如果启用了 CFG 回读，则需要额外的 14 个 SCK 下降沿来输出与转换结果相关的 CFG 字，CFG MSB 在转换结果的 LSB 之后。

推荐使用不连续的 SCK，因为 CNV 为低电平时选中器件且 SCK 活动时，开始写入新的配置字并输出数据。

注意下文的时序图表示转换期间的数字信号(SCK、CNV、DIN、SDO)的活动。然而，为防止性能下降，数字活动只应发生在安全数据读写时间 t_{DATA} 之前。如果在 t_{DATA} 到 t_{CONV} 之间读写数据，转换结果可能会被损坏。用户必须在 t_{DATA} 之前配置 GD30AD3382 以及发起繁忙指示(如果需要)。如果采样时刻有 SCK 或 DIN 的翻转有可能会破坏采样。因此，在 CNV 上升沿之前 30ns 和之后的 10ns 时间内，建议保持数字引脚安静，及使用不连续的 SCK，以防止性能下降。

7.1 转换时读/写，快速主机

在第 n 次转换期间读写，读到的是上次 ($n-1$) 转换结果，而写进去的 CFG 会被下次 ($n+1$) 转换所使用。

CNV 由低变高触发 ADC 转换，之后需要拉低 CNV 以在转换期间进行读写操作。

在 t_{DATA} 之前，必须完成读写操作，由于时间有限，主机必须使用快速 SCK。所需的 SCK 频率计算公式：

$$f_{SCK} \geq \frac{\text{Number_SCK_Edges}}{t_{DATA}} \quad (1)$$

在 t_{DATA} 和 t_{CONV} 之间，数字引脚不能活动，否则敏感位可能会被破坏。

7.2 转换后读取/写入

在第 ($n-1$) 次转换之后，或第 n 次采样期间，读到的结果为第 ($n-1$) 次的转换结果，写入的配置为第 ($n+1$) 次所用。

对于最大吞吐率，唯一的时间限制是在 t_{ACQ} 期间读写操作发生的时间点。对于缓慢的吞吐率，时间限制由用户所需的吞吐来决定，主机可以自由地以任何速度运行。因此对于慢速主机，数据访问必须在采集阶段进行。

7.3 转换期间读写

转换期间读写时，数据传输从当次 (n) 的采样阶段开始，跨越到转换(n)阶段，读取的结果为前一次($n-1$)转换的结果，CFG 寄存器写入值为下一次($n+1$)采集和转换所使用。

类似于转换过程中的读/写，读/写只能发生在 t_{DATA} 之前。对于最大吞吐率，唯一的时间限制是在 t_{ACQ} 期间读写操作发生的时间点。

对于缓慢的吞吐率，时间限制由用户所需的吞吐量决定，主机可以自由地以任何速度运行。类似于采集期间的读写，

对于慢速主机，数据访问必须在采样阶段进行，并在转换中加入额外的时间。需要注意的是，跨越转换读取数据，需要将 CNV 拉高，才能启动新的转换。当 CNV 高时，不允许进行数据访问。因此，在使用这种方法时，主机必须执行两次数据访问。

7.4 配置寄存器 CFG

GD30AD3382 使用 14 位配置寄存器(CFG[13:0])如表 3 所示，CFG 包含详细输入配置，转换通道，单极点滤波器带宽，参考源，和通道序列器。器件通过 14 个 SCK 上升沿将 CFG 寄存器值锁存下来（MSB 在前）。CFG 寄存器可以在转换期间、采样期间或跨越采样/转换期间写入，并在转换结束时更新。当写入 CFG 寄存器时总有一个深度延迟。注意，在上电时，CFG 寄存器是未定义的，需要两次虚拟转换来更新寄存器。如果要用工厂预设置的 CFG 寄存器值，请将 DIN 保持在高电平进行两次转换。这样，CFG[13:0]= 0x3FFF。这将 GD30AD3382 设置如下：

- IN[7:0]单端，参考 GND，按顺序构成序列
- 单极点滤波器使用全带宽
- 内部参考/温度传感器禁用，缓冲器启用
- 使能序列器
- 不回读 CFG 寄存器

下表总结了配置寄存器位的细节。详见[工作原理](#)部分。

表 4.

13	12	11	10	9	8	7	6	5	4	3	2	1	0
CFG	INCC	INCC	INCC	INx	INx	INx	BW	REF	REF	REF	SEQ	SEQ	RB

表 5. 配置寄存器描述

位 (S)	名称	描述			
[13]	CFG	配置更新。 0 = 保持当前配置。 1 = 覆盖寄存器的内容。			
[12:10]	INCC	输入通道配置。选择伪差分、伪差分、输入对、单端或温度传感器。请参阅 输入配置 部分。			
		位 12	位 11	位 10	功能
		0	0	X ¹	双极性差分对：INx- 参考 VREF/2±0.1V
		0	1	0	双极性：INx 参考 COM = VREF/2±0.1V
		0	1	1	温度传感器
		1	0	X ¹	单极性差分对：INx - 参考 GND±0.1V
		1	1	0	单极性，IN0 到 IN7 参考 COM = GND±0.1V（使用参考地）
		1	1	1	单极性，IN0 到 IN7 参考 GND。
[9:7]	INx	二进制方式的输入通道选择。			
		位 9	位 8	位 7	通道
		0	0	0	IN0
		0	0	1	IN1
		...	...	...	...
		1	1	1	IN7
[6]	BW	low-pass filter 选择带宽。			

位 (S)	名称	描述			
		0 = 全带宽的 1/4，使用额外的串联电阻进一步限制带宽噪声。最大吞吐量也必须降低到 1/4。 1 = 全带宽。			
[5:3]	REF	基准电压源/缓冲器选择。选择内部、外部和外部缓冲基准电压，并使能片内温度传感器。参见 电压基准输出/输入 部分。			
		位 5	位 4	位 3	函数
		0	0	0	不使用
		0	0	1	内部基准电压源使能，REF = 4.096V 输出，温度传感器使能。
		0	1	0	外部基准电压源使能，温度传感器使能
		0	1	1	外部基准电压源使能，内部缓冲器使能，温度传感器使能
		1	0	0	不使用
		1	0	1	不使用
		1	1	0	外部基准电压源使能，温度传感器禁用
		1	1	1	外部基准电压源使能，内部缓冲器使能，温度传感器禁用
[2:1]	SEQ	通道序列器。允许以 IN0 到 IN[7:0]的方式扫描通道。参见 序列器 部分。			
		位 2	位 1	函数	
		0	0	禁用序列器	
		0	1	序列期间更新配置	
		1	0	扫描 IN0 到 IN[7:0](在 CFG[9:7]中设置)，然后扫描温度。	
		1	1	扫描 IN0 到 IN[7:0](在 CFG[9:7]中设置)。	
0	RB	回读 CFG 寄存器 0 = 在数据结束时回读当前配置 1 = 不回读配置			

1. X 表示不关心。

2. 当内部带隙参考使能时，温度传感器始终是使能的。参见 [电压基准输出/输入](#) 部分。

7.5 通用时序，无繁忙指示

图 21 详细描述了所有三种模式的时序：转换期间读写、转换后读写和跨越转换读写。CFG 和数据读取的更新时刻都在转换结束时 (EOC)。在转换结束 (EOC) 时，如果 CNV 为高电平，则关闭繁忙指示。

如前所述，数据访问发生在安全数据读写时间 t_{DATA} 之前。如果在 EOC 之前没有写入完整的 CFG 字，则会丢弃它，保留当前配置。如在 EOC 之前没有完全读出转换结果，新的转换结果也会被更新到 SDO 上。详细的时序图见下图。

当 EOC 后 CNV 降低时，SDO 由高阻抗驱动至 MSB。下降的 SCK 边以 MSB-1 开始计时。

如果使用 SPI 接口，SCK 在空闲时间可以是高电平或低电平，这取决于时钟极性 (CPOL) 和相位 (CPHA) 的配置。一个简单的解决方案是使用 CPOL=CPHA=0，如下图所示，SCK 空闲时间为低电平。

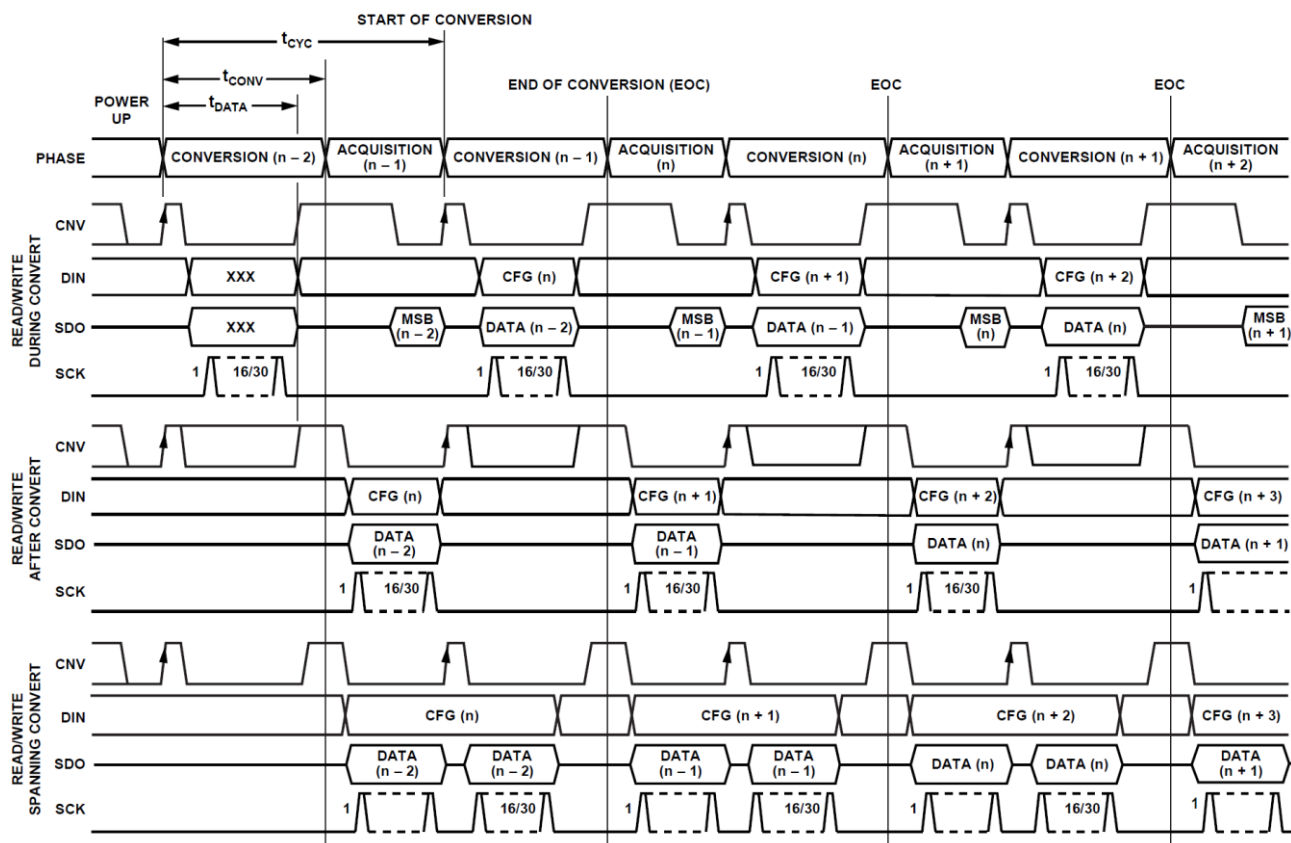


图 21. GD30AD3382 通用接口时序图，无繁忙指示

1. CNV 在 CONVERSION 结束(EOC)之前必须为高电平，以避免繁忙指示。共需要 16 个 SCK 下降沿才能将 SDO 恢复到 High-Z 状态。如果回读 CFG，则总共需要 30 个 SCK 下降沿，SDO 才会回到 High-Z 状态。

7.6 通用时序，有繁忙指示

图 22 详细描述了所有三种模式的时序:转换期间读写、转换后读写和跨越转换读写。CFG 和结果数据的更新时刻都在转换结束时刻(EOC)。如前所述，数据访问必须发生在安全数据读写时间 t_{DATA} 之前。如果在 EOC 之前没有写入完整的 CFG 字，则会丢弃它，保留当前配置。

在 EOC 时刻，如果 CNV 为低电平，则启用繁忙指示。为了正确地生成繁忙指示，主机必须产生至少 17 个 SCK 下降沿以将 SDO 返回到 High-Z 状态。

与无繁忙指示中的情况不同，如果转换结果在 EOC 之前没有完全读出，则最后 1bit 数据会保持住。如果这 1bit 为 0，会使 SDO 保持低电平，则不能生成忙指示信号。因为产生繁忙指示信号前，需要 SDO 保持 High-Z 或者高电平，以便产生由高到低的变化，从而向主机输入中断信号。例如，一个 8 位的 SPI 主机接口，如果 SPI 主机发送 16 个 SCK，最后一个 SCK 后 LSB 数据会保持在 SDO 上，这样就需要更多的 SCK。对于这个 SPI 主机，一次操作应发送 24 个 SCK。

SCK 在空闲时间可以是高电平或低电平，这取决于时钟极性 (CPOL) 和相位 (CPHA) 的配置。一个简单的解决方案是使用 CPOL=CPHA= 1(图中未显示)，SCK 空闲时保持高电平。

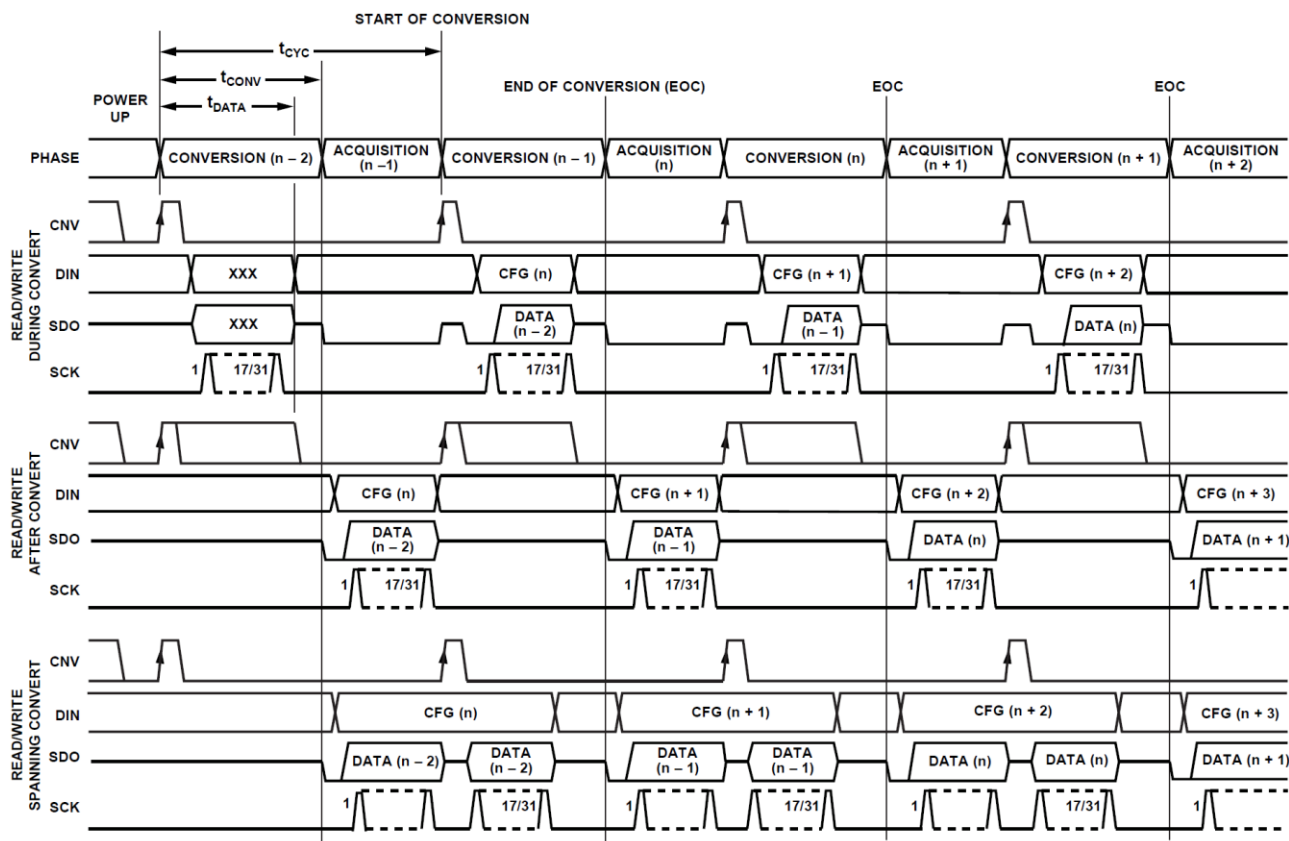


图 22. GD30AD3382 通用接口时序图，有繁忙指示

1. CNV 在 CONVERSION 结束(EOC)之前必须很高，以避免忙碌指示灯。共需要 17 条 SCK 下降边才能将 SDO 恢复到高 Z 值。如果 CFG 读取，则总共需要 31 个 SCK 下降边才能将 SDO 返回 High-Z 状态。

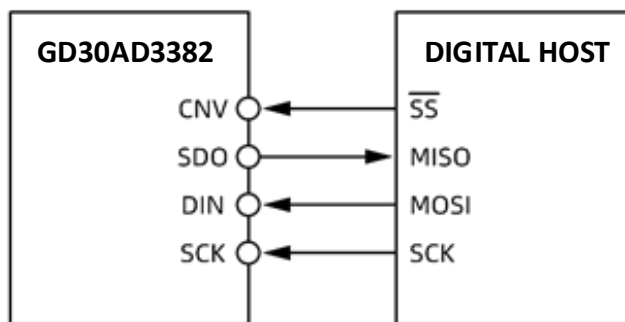
7.7 跨越转换读写，无繁忙指示

当 GD30AD3382 通过 SPI、串口或 FPGA 连接到任何主机时，使用此模式。连接图如图 23 所示，对应的时序在图 24 中给出。对于 SPI，主机必须使用 CPHA=CPOL=0。图 24 展示了跨越转换读写的时序图，它涵盖了数字接口的三种模式。对于这种模式，主机必须根据转换时间产生数据传输时序。对于中断驱动的传输，请参考[跨越转换读写，有繁忙指示](#)部分，其中使用了繁忙指示。

在 CNV 上的上升沿，ADC 开始转换，SDO 变为 High-Z 状态，并忽略 DIN 上的数据。转换一旦开始，就会持续到转换完成，无论期间 CNV 处于何种状态。CNV 必须在安全数据传输时间 t_{DATA} 之前返回高电平状态，并保持到 t_{CONV} 之后，以避免产生繁忙指示信号。

转换完成后，GD30AD3382 进入采集阶段。 t_{CONV} 之后，主机拉低 CNV，MSB 数据会输出到 SDO 上。如果需要更新 CFG，主机也在此时发送 CFG 的 MSB，在 CNV 低电平期间，进行 CFG 更新和数据回读。器件在前 14 个 SCK 上升沿采集 CFG，前 15 个 SCK 下降沿从 MSB-1 开始输出转换结果。数据访问必须发生在安全数据读写时间 t_{DATA} 之前。如果在 EOC 之前没有写入完整的 CFG 字，则会丢弃它，保留当前配置。如果 t_{DATA} 之前 16 位转换结果没有读取完，则转换结果会丢失。SDO 数据在 SCK 上升和下降沿都有效。虽然 SCK 上升沿可以捕获数据，但使用 SCK 下降沿捕获数据可以提高读取速率。在 16(或 30)个 SCK 下降沿之后，或当 CNV 升高时(以先发生者为准)，SDO 恢复到高阻抗。

如果启用了 CFG 回读功能，与转换结果相关的 CFG 将在转换结果的 LSB 之后以 MSB 优先的方式输出。总共需要 30 个 SCK 下降沿，使 SDO 恢复到 High-Z 状态。



FOR SPI USE CPHA = 0, CPOL = 0.

图 23. GD30AD3382 无繁忙指示连接图

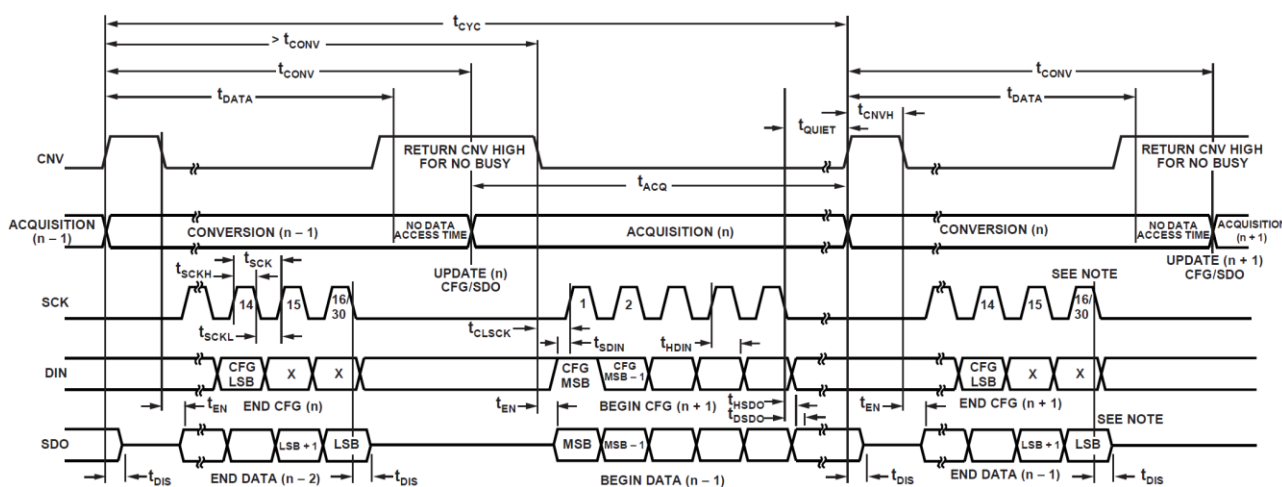


图 24. GD30AD3382 串行时序接口，无繁忙指示

1. LSB 是转换结果的最低位或配置寄存器 CFG(n-1) 的最低位。

第 15 SCK 下降沿：转换结果的 LSB。

第 29 SCK 下降沿：配置寄存器的 LSB。

第 16 或 30 SCK 下降沿，SDO 变到高阻态。

2. 无数据访问时间是 t_{CONV} 和 t_{DATA} 之间的时间差。

7.8 跨越转换读写，有繁忙指示

GD30AD3382 使用此模式时，连接图如图 25 所示，对应的时序在图 26 中给出。对于 SPI 主机，使用 CPHA=CPOL=1 模式。图 26 展示了跨越转换读写时序，它涵盖了数字接口部分介绍的所有三种模式。

在 CNV 上的上升沿，ADC 开始转换，SDO 变为 High-Z 状态，并忽略 DIN 上的数据。转换一旦开始，就会持续到转换完成，无论期间 CNV 处于何种状态。CNV 在 t_{DATA} 之前变为低电平状态，以产生繁忙指示信号。转换完前，SDO 保持高阻态，被上拉电阻拉到 VIO；转换完成后，SDO 由高电平变为低电平。这可以为主机发送中断，以便主机开始传输数据。

转换完成后，GD30AD3382 进入采集阶段。如果需要更新 CFG，主机在此时发送 CFG 的 MSB，在 CNV 低电平期间，进行 CFG 更新和数据回读。器件在前 14 个 SCK 上沿采集 CFG，前 16 个 SCK 下降沿从 MSB 开始输出转换结果。数据访问必须发生在安全数据读写时间 t_{DATA} 之前。如果在 EOC 之前没有写入完整的 CFG 字，则会丢弃它，保留当前配置。如果 t_{DATA} 之前 16 位转换结果没有读取完，则转换结果会丢失。SDO 数据在 SCK 上升和下降沿都有效。虽然 SCK 上升沿可以捕获数据，但使用 SCK 下降沿捕获数据可以提高读取速率。在 17SCK 下降沿之

The diagram shows the following connections:

- SDO** (GD30AD3382) to **MISO** (DIGITAL HOST) with a pull-up resistor to **VIO**.
- CNV** (GD30AD3382) to **SS** (DIGITAL HOST).
- DIN** (GD30AD3382) to **MOSI** (DIGITAL HOST).
- SCK** (GD30AD3382) to **SCK** (DIGITAL HOST).

图 25. GD30AD3382 有繁忙指示连接图

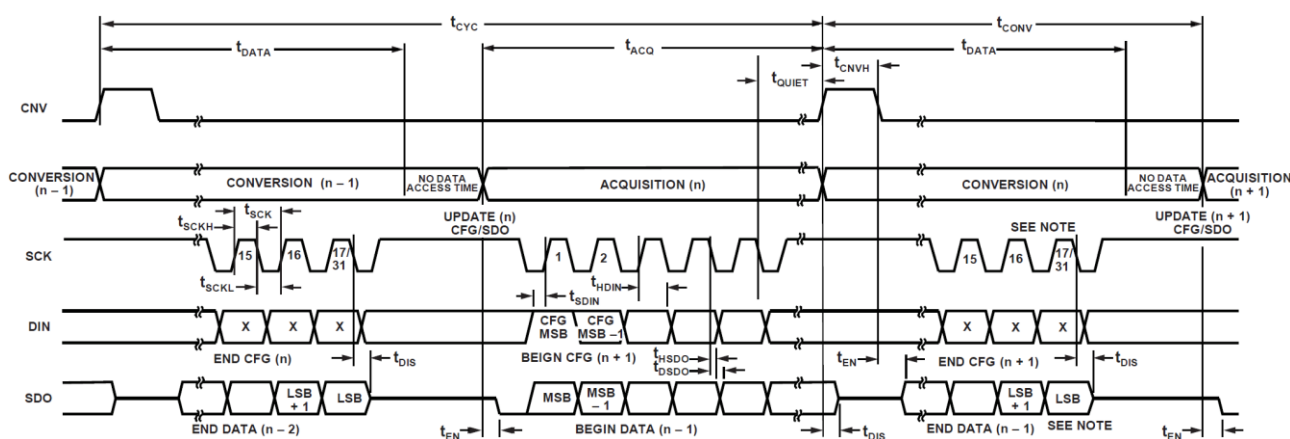


图 26. GD30AD3382 串行时序接口, 有繁忙指示

2. 无数据访问时间是 t_{CONV} 和 t_{DATA} 之间的时间差。

7.9 通道序列器

CFG[2:1]使能序列器。在 CFG 寄存器更新后，DIN 必须保持在低电平直到读出第 13 位，否则 CFG 寄存器再次开始更新。

注意，当序列器正在操作期间，CFG 寄存器的一些位可以更改。但是，如果改变 CFG[11](配对或单通道)或 CFG[9:7](序列中的最后一个通道)，序列将在 CFG 寄存器更新后重新初始化并从 IN0(或 IN0/IN1 对)开始转换。

下图详细说明了在没有繁忙指示的情况下，所有三种模式的时序。序列器也可以与繁忙指示一起使用，这些时序的详细信息可以在[通用时序](#)，[有繁忙指示](#)部分和[跨越转换读写](#)，[有繁忙指示](#)部分中找到。

对于序列器操作，CFG 寄存器必须在上电后的(n-1)阶段设置。在阶段(n)，序列器设置生效并采样 IN0。第一个有效的转换结果在阶段(n+1)可用。CFG[9:7]中设置的最后一个通道转换完成后，输出内部温度传感器数据(如果启用)，然后采集 IN0。

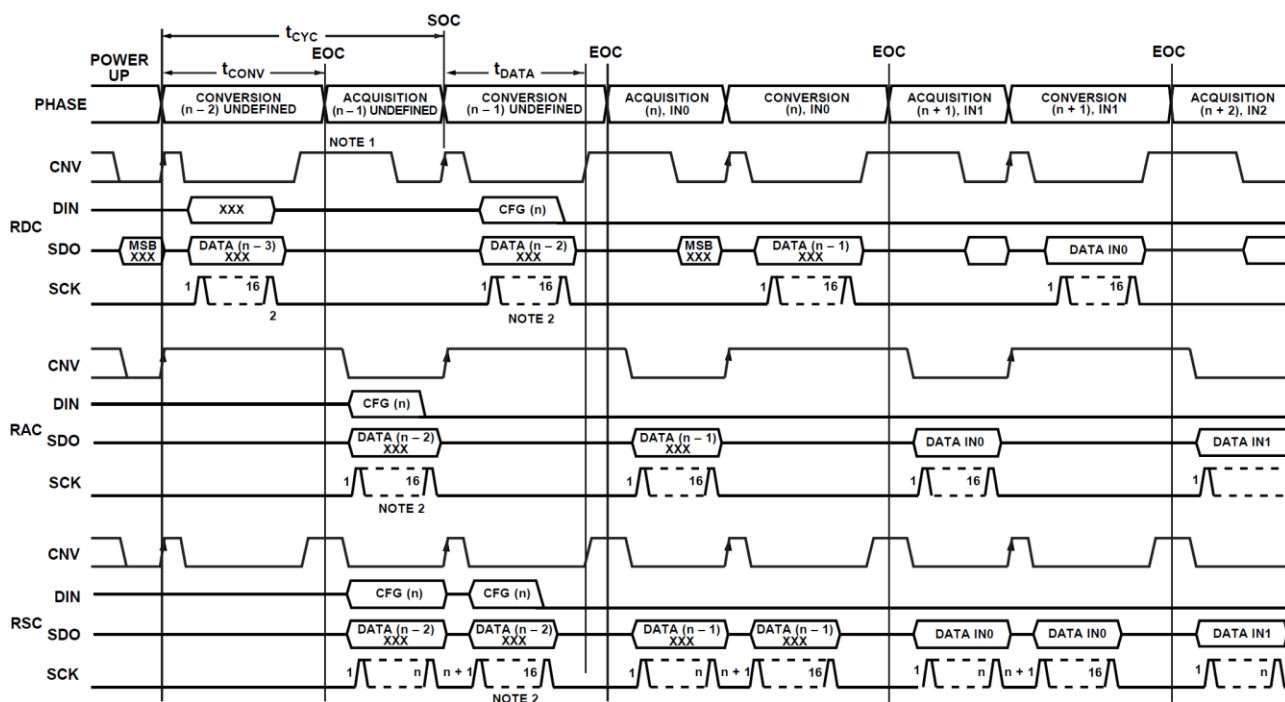


图 27. 通用的通道序列器不包含繁忙指示的时序

1. 在 CONVERSION 结束之前，CNV 必须拉高，以避免繁忙指示。
2. 共需要 16 个 SCK 下降沿才能将 SDO 恢复到高阻。如果使能了回读 CFG，总共需要 30 个 SCK 下降沿来将 SDO 返回到高阻态。

8 应用信息

8.1 布局

GD30AD3382 的 PCB 的设计必须使模拟和数字 GND 分开并限制在电路板的某些区域内。GD30AD3382 的引脚分布中所有的模拟信号在左侧，所有的数字信号在右侧，这种引脚排列可以简化设计。

GD30AD3382 正下方避免运行的数字走线，因为噪声会耦合干扰到 GD30AD3382，除非 GD30AD3382 正下层用 GND 屏蔽。快速开关信号，如 CNV 或时钟，不能运行在模拟信号路径附近。避免数字信号和模拟信号串扰。

至少要使用一个接地平面。它可以是公用的，也可以在数字和模拟部分之间分割。在后一种情况下，将 GD30AD3382 下面的平面连接起来。

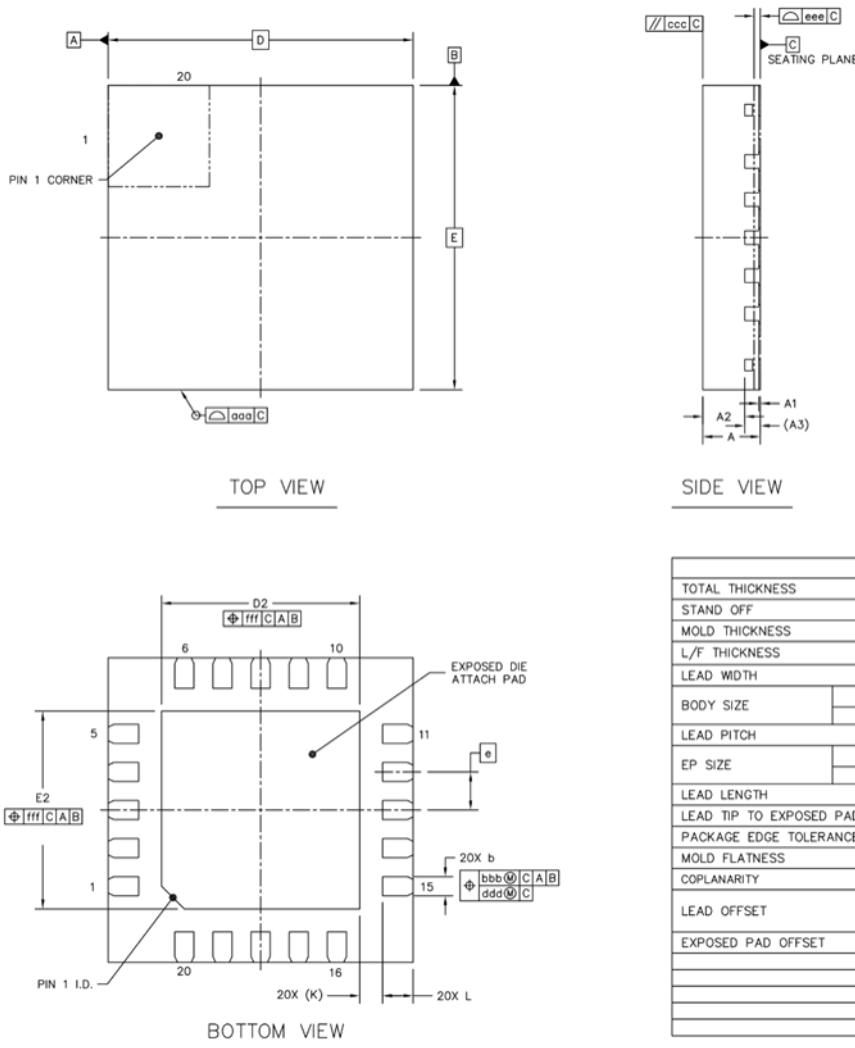
GD30AD3382 电压参考输入 REF 引脚，具有动态输入阻抗，必须通过较小的寄生电感去耦。通过将参考源去耦陶瓷电容靠近布局，理想情况下 REF 和 GND 通过宽、短低阻抗走线来完成连接。

最后，电源 VDD 和 VIO 的去耦电容，通常使用 100nF 陶瓷电容，尽可能靠近引脚布置。并用短而宽的走线连接，以提供低阻抗路径并减小电源线路上的毛刺噪声影响。

9 封装信息

9.1 外型尺寸

QFN20 尺寸图



		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	0.7	0.75	0.8
STAND OFF		A1	0	0.02	0.05
MOLD THICKNESS		A2	-- --	0.55	-- --
L/F THICKNESS		A3	0.203 REF		
LEAD WIDTH		b	0.2	0.25	0.3
BODY SIZE	X	D	4 BSC		
	Y	E	4 BSC		
LEAD PITCH		e	0.5 BSC		
EP SIZE	X	D2	2.5	2.6	2.7
	Y	E2	2.5	2.6	2.7
LEAD LENGTH		L	0.3	0.4	0.5
LEAD TIP TO EXPOSED PAD EDGE		K	0.3 REF		
PACKAGE EDGE TOLERANCE		aaa	0.1		
MOLD FLATNESS		ccc	0.1		
COPLANARITY		eee	0.08		
LEAD OFFSET		bbb	0.1		
		ddd	0.05		
EXPOSED PAD OFFSET		fff	0.1		

NOTES:

- 所有尺寸单位均为毫米 (mm)。
- 参考 表 6. QFN 20 尺寸(mm)。

表 6. QFN 20 尺寸(mm)

符号	最小值	标称值	最大值
A	0.7	0.75	0.8
A1	0	0.02	0.05
A2		0.55	
A3	0.203 REF		
b	0.2	0.25	0.3
D	4 BSC		
E	4 BCS		
e	0.5 BSC		
D2	2.5	2.6	2.7
E2	2.5	2.6	2.7
L	0.3	0.4	0.5
K	0.3 REF		
aaa	0.1		
ccc	0.1		
eee	0.08		
bbb	0.1		
ddd	0.05		
fff	0.1		

10 订购指南

订购型号	封装类型	ECO Plan	包装类型	最小起订量	工作温度(°C)
GD30AD3382FUTR-I02	QFN20	Green	Tape & Reel	3000	-40°C 至+105°C
GD30AD3382FUTR-I05	QFN20	Green	Tape & Reel	3000	-40°C 至+105°C

11 版本历史

版本号	描述	日期
1.0	初版	2023
1.1	1. 修改 EC 参数 2. 增加 5.5 典型性能特征	2024
1.2	移除 WLCSP 封装	2024

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

The Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product described in this document. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. Unless otherwise expressly specified in the datasheet of the Product, the Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.

© 2024 GigaDevice – All rights reserved